

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Application No.: To Be Assigned
Applicant: Masakazu Adachi et al.
Filed: February 25, 2004
Title: ANTENNA SWITCH MODULE, ALL-IN-ONE COMMUNICATION
MODULE, COMMUNICATION APPARATUS AND METHOD FOR
MANUFACTURING ANTENNA SWITCH MODULE

TC/A.U.: To Be Assigned
Examiner: To Be Assigned
Confirmation No.: To Be Assigned
Docket No.: MTS-3507US

CLAIM TO RIGHT OF PRIORITY***Mail Stop Patent Application***

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

S I R :

Pursuant to 35 U.S.C. § 119, Applicants' claim to the benefit of filing of prior Japanese Patent Application No. 2003-049803, filed February 26, 2003, as stated in the inventors' Declaration, is hereby confirmed.

A certified copy of the above-referenced application is enclosed.

Respectfully submitted,



Allan Rather, Reg. No. 19,717
Attorney for Applicants

AR/fp

Enclosures: (1) certified copy

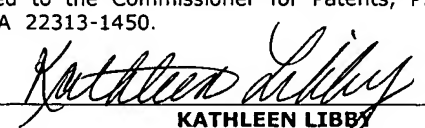
Dated: February 25, 2004

P.O. Box 980
Valley Forge, PA 19482
(610) 407-0700

The Commissioner for Patents is hereby authorized to charge payment to Deposit Account No. **18-0350** of any fees associated with this communication.

EXPRESS MAIL: Mailing Label Number: EV 351 884 459 US
Date of Deposit: February 25, 2004

I hereby certify that this paper and fee are being deposited, under 37 C.F.R. § 1.10 and with sufficient postage, using the "Express Mail Post Office to Addressee" service of the United States Postal Service on the date indicated above and that the deposit is addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.



KATHLEEN LIBBY

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 2 6 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 4 9 8 0 3
Application Number:

[ST. 10/C]: [J P 2 0 0 3 - 0 4 9 8 0 3]

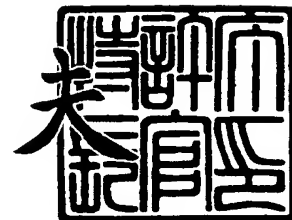
出 願 人 松下電器産業株式会社
Applicant(s):



2 0 0 3 年 9 月 1 9 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 7 7 2 6 1

【書類名】 特許願

【整理番号】 2022050019

【提出日】 平成15年 2月26日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/00
H05K 1/14

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 足立 雅和

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 瓜生 一英

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 石崎 俊雄

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100092794

【弁理士】

【氏名又は名称】 松田 正道

【電話番号】 06-6397-2840

【手数料の表示】

【予納台帳番号】 009896

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9006027

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 アンテナスイッチモジュール、通信機器およびアンテナスイッチモジュールの製造方法

【特許請求の範囲】

【請求項 1】 アンテナと送信部および受信部との信号の送受信を切り替え、シャント回路を有するスイッチ回路を備えたアンテナスイッチモジュールにおいて、

前記スイッチ回路のシャント回路が有するコンデンサは誘電体積層体に設けられ、前記スイッチ回路の残る要素は前記誘電体積層体の上に実装された半導体チップに設けられ、

前記誘電体積層体は、第 1 の誘電体シートに形成された、グランドと接続された第 1 の電極パターンと、前記第 1 の電極パターンに対向して配置された、第 2 の誘電体シートに形成された第 2 の電極パターンとの間に前記コンデンサを形成し、前記第 1 の誘電体シートと前記第 2 の誘電体シートを含む複数の誘電体シートを積層し、一体焼成して構成されたものである、アンテナスイッチモジュール。

【請求項 2】 前記第 1 の誘電体シートは、前記誘電体積層体の最上層以外に配置され、

前記第 1 の電極パターンは、前記誘電体積層体の上面から投影的に見て、少なくとも前記半導体チップの外形を全て包含する形状を有している、請求項 1 に記載のアンテナスイッチモジュール。

【請求項 3】 前記誘電体積層体は、

上面から投影的に見て、前記第 1 の電極パターンと重なる、前記第 1 の誘電体シートの上に配置された第 3 の誘電体シートに形成された、第 3 の電極パターンと、

前記第 1 の誘電体シートの下に配置された第 4 の誘電体シートに形成された、第 4 の電極パターンとが、前記第 1 の電極パターンに形成された開口部を通じて、グランドとショートしないように接続される、請求項 2 に記載のアンテナスイッチモジュール。

【請求項 4】 前記第 3 の電極パターンは、前記半導体チップの任意の端子と接続され、

前記第 4 の電極パターンは、前記第 2 の電極パターンと同一である、請求項 3 に記載のアンテナスイッチモジュール。

【請求項 5】 前記第 1 の電極パターンが形成された前記第 1 の誘電体シートは、前記誘電体積層体を形成する最上面の誘電体シートの次に配置されている、請求項 2 乃至 4 のいずれかに記載のアンテナスイッチモジュール。

【請求項 6】 前記半導体チップはワイヤーボンド実装され、
前記半導体チップと前記誘電体積層体の最上層との間は、前記第 1 の電極パターンと接続されている、ダイスボンド用ランド電極パターンが配置され、
前記半導体チップは、前記ダイスボンド用ランド電極パターンにダイスボンド実装されている、請求項 1 に記載のアンテナスイッチモジュール。

【請求項 7】 前記半導体チップは、前記誘電体積層体の上面にフェイスダウン実装されている、請求項 1 に記載のアンテナスイッチモジュール。

【請求項 8】 前記スイッチ回路は、第 1 の電界効果型トランジスタと第 2 の電界効果型トランジスタの、一または複数の対を有し、

前記各対において、前記第 1 の電界効果型トランジスタのドレイン端子は前記第 2 の電界効果型トランジスタのソース端子に接続され、前記第 2 の電界効果型トランジスタのドレイン端子は前記コンデンサを介してグランドと接続されている、請求項 1 乃至 7 のいずれかに記載のアンテナスイッチモジュール。

【請求項 9】 前記スイッチ回路は、第 1 の電界効果型トランジスタと第 2 の電界効果型トランジスタの、一または複数の対を有し、

前記各対において、前記第 1 の電界効果型トランジスタのソース端子は前記第 2 の電界効果型トランジスタのドレイン端子に接続され、前記第 2 の電界効果型トランジスタのソース端子は前記コンデンサを介してグランドと接続されている、請求項 1 乃至 7 のいずれかに記載のアンテナスイッチモジュール。

【請求項 10】 前記誘電体積層体を形成している前記複数の誘電体シートのうち、一部の誘電体シートの電極パターンの組み合わせが一または複数の高周波フィルタを形成している、請求項 1 乃至 7 のいずれかに記載のアンテナスイッチ

モジュール。

【請求項 11】 前記誘電体積層体の上面から投影的に見て、前記第 1 の電極パターンは、前記高周波フィルタを形成する前記一部の誘電体シートの電極パターンを全て包含する形状を有する、請求項 10 に記載のアンテナスイッチモジュール。

【請求項 12】 アンテナと送信部または受信部とに接続された請求項 1 乃至 11 のいずれかに記載のアンテナスイッチモジュールを備えた、通信機器。

【請求項 13】 アンテナと送信部および受信部との信号の送受信を切り替え、シャント回路を有するスイッチ回路を備え、前記スイッチ回路のシャント回路が有するコンデンサを誘電体積層体に配置し、前記スイッチ回路の残る要素は前記誘電体積層体の上に実装された半導体チップに配置した、アンテナスイッチモジュールの製造方法であって、

前記誘電体積層体は、第 1 の誘電体シートに形成された、グラウンドと接続された第 1 の電極パターンと、前記第 1 の電極パターンに対向して配置された、第 2 の誘電体シートに形成された第 2 の電極パターンとの間に前記コンデンサを形成し、前記第 1 の誘電体シートと前記第 2 の誘電体シートを含む複数の誘電体シートを積層し、一体焼成して製造する、アンテナスイッチモジュールの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はアンテナスイッチモジュール、通信機器およびアンテナスイッチモジュールの製造方法に関する。例えば、高周波、大電力信号用のアンテナスイッチモジュールに関する。

【0002】

【従来の技術】

近年、携帯電話などの移動体通信の利用者の拡大やそのシステムのグローバル化などから、複数の方式を利用することができるマルチバンドに対応した携帯電話が望まれている。たとえば、欧州を中心として用いられている EGSM (Enhanced-Global System for Mobile Comm

unication) 方式、携帯電話の利用者の拡大とともに利用されるようになってきたDCS (Digital Cellular System) 方式、米国を中心として用いられているPCS (Personal Communication Services) 方式、の周波数帯の異なる3種の通信方式を利用するトリプルバンド対応携帯電話が望まれている。あるいは、さらにこれらに次世代の高速通信を実現するUMTS (Universal Mobile Telecommunications System) を加えたクワッドバンド対応携帯電話が望まれている。

【0003】

そのため、マルチバンド化に対して容易に対応できるGaAs-電界効果型トランジスタ(以下、FET(Field Effect Transistor))などによるFETスイッチを用いたアンテナスイッチの開発が進められている。

【0004】

図14に示すように、従来のアンテナスイッチ40は半導体チップ46が誘電体積層体45の表面に実装され、半導体チップ46は誘電体積層体45の上面に形成されたダイスボンド用ランド電極パターンに実装されている(例えば、特許文献1参照)。なお、図14の誘電体積層体45の上部の一点鎖線で示す部分は樹脂封じされる部分であり、図14では、この樹脂44の部分を透視して見た図としている。

【0005】

図7は、アンテナスイッチ回路の最も基本となるSPST(Single-Pole Single-Throw)のFETスイッチの等価回路図である。図7の一点鎖線で囲む範囲で示すFETスイッチ10において、シャントのFET16はコンデンサ17を介してグランドと接続される。従来のFETスイッチ10では、コンデンサ17として半導体チップ内に形成されるMIM(Metal-Insulator-Metal)キャパシタが用いられていた。

【0006】

【特許文献1】

特開 2001-285112 号公報（例えば、第 3、4 頁、第 1 図、第 4 図）

【0007】

【発明が解決しようとする課題】

従来のアンテナスイッチでは、シャントの FET とグランドとを接続するコンデンサとして半導体チップ内に形成される MIM キャパシタを使用しており、その MIM キャパシタは、一般に $0.2 \sim 0.3 \mu\text{m}$ 厚の SiO_2 、あるいは SiN などの絶縁体を Au などの導電体で挟む平行平板型のコンデンサであった。従って、 300V 程度の静電サージが外部から入り込むと、シャントの FET に接続されたコンデンサが破壊され、スイッチとして機能しなくなるという問題があった。

【0008】

また、アンテナスイッチ回路におけるシャントの FET とグランドとの間のインピーダンスが大きくなると、動作時のシャントの FET のグランド電位が高くなり、高周波特性が悪化するという問題が発生する。

【0009】

本発明は上記従来の課題を解消するもので、静電サージなどの大電圧の信号が流れ込んだ場合にもコンデンサが破壊されず、スイッチとして機能するアンテナスイッチモジュール、通信機器およびアンテナスイッチモジュールの製造方法を提供することを目的とする。

【0010】

【課題を解決するための手段】

この課題を解決するために、第 1 の本発明は、

アンテナ（13）と送信部および受信部（20）との信号の送受信を切り替え、シャント回路を有するスイッチ回路（10）を備えたアンテナスイッチモジュール（30）において、

前記スイッチ回路のシャント回路が有するコンデンサ（17）は誘電体積層体（31）に設けられ、前記スイッチ回路の残る要素は前記誘電体積層体（31）の上に実装された半導体チップ（32、33）に設けられ、

前記誘電体積層体(31)は、第1の誘電体シート(L2)に形成された、グラウンドと接続された第1の電極パターン(Gp1)と、前記第1の電極パターン(Gp1)に対向して配置された、第2の誘電体シート(L3)に形成された第2の電極パターン(Cp1~Cp6)との間に前記コンデンサ(17)を形成し、前記第1の誘電体シート(L2)と前記第2の誘電体シート(L3)を含む複数の誘電体シートを積層し、一体焼成して構成されたものである、アンテナスイッチモジュール(30)である。

【0011】

第2の本発明は、

前記第1の誘電体シートは、前記誘電体積層体の最上層以外に配置され、

前記第1の電極パターンは、前記誘電体積層体の上面から投影的に見て、少なくとも前記半導体チップの外形を全て包含する形状を有している、第1の本発明のアンテナスイッチモジュールである。

【0012】

第3の本発明は、

前記誘電体積層体は、

上面から投影的に見て、前記第1の電極パターンと重なる、前記第1の誘電体シートの上に配置された第3の誘電体シートに形成された、第3の電極パターンと、

前記第1の誘電体シートの下に配置された第4の誘電体シートに形成された、第4の電極パターンとが、前記第1の電極パターンに形成された開口部を通じて、グラウンドとショートしないように接続される、第2の本発明のアンテナスイッチモジュールである。

【0013】

第4の本発明は、

前記第3の電極パターンは、前記半導体チップの任意の端子と接続され、

前記第4の電極パターンは、前記第2の電極パターンと同一である、第3の本発明のアンテナスイッチモジュールである。

【0014】

第5の本発明は、

前記第1の電極パターンが形成された前記第1の誘電体シートは、前記誘電体積層体を形成する最上面の誘電体シートの次に配置されている、第2乃至第4のいずれかの本発明のアンテナスイッチモジュールである。

【0015】

第6の本発明は、

前記半導体チップはワイヤーボンド実装され、

前記半導体チップと前記誘電体積層体の最上層との間は、前記第1の電極パターンと接続されている、ダイスボンド用ランド電極パターンが配置され、

前記半導体チップは、前記ダイスボンド用ランド電極パターンにダイスボンド実装されている、第1の本発明のアンテナスイッチモジュールである。

【0016】

第7の本発明は、

前記半導体チップは、前記誘電体積層体の上面にフェイスダウン実装されている、第1の本発明のアンテナスイッチモジュールである。

【0017】

第8の本発明は、

前記スイッチ回路は、第1の電界効果型トランジスタと第2の電界効果型トランジスタの、一または複数の対を有し、

前記各対において、前記第1の電界効果型トランジスタのドレイン端子は前記第2の電界効果型トランジスタのソース端子に接続され、前記第2の電界効果型トランジスタのドレイン端子は前記コンデンサを介してグランドと接続されている、第1乃至第7のいずれかの本発明のアンテナスイッチモジュールである。

【0018】

第9の本発明は、

前記スイッチ回路は、第1の電界効果型トランジスタと第2の電界効果型トランジスタの、一または複数の対を有し、

前記各対において、前記第1の電界効果型トランジスタのソース端子は前記第2の電界効果型トランジスタのドレイン端子に接続され、前記第2の電界効果型

トランジスタのソース端子は前記コンデンサを介してグラウンドと接続されている、第1乃至第7のいずれかの本発明のアンテナスイッチモジュールである。

【0019】

第10の本発明は、

前記誘電体積層体を形成している前記複数の誘電体シートのうち、一部の誘電体シートの電極パターンの組み合わせが一または複数の高周波フィルタを形成している、第1乃至第7のいずれかの本発明のアンテナスイッチモジュールである。

【0020】

第11の本発明は、

前記誘電体積層体の上面から投影的に見て、前記第1の電極パターンは、前記高周波フィルタを形成する前記一部の誘電体シートの電極パターンを全て包含する形状を有する、第10の本発明のアンテナスイッチモジュールである。

【0021】

第12の本発明は、

アンテナと送信部または受信部とに接続された第1乃至第11のいずれかの本発明のアンテナスイッチモジュールを備えた、通信機器である。

【0022】

第13の本発明は、

アンテナと送信部および受信部との信号の送受信を切り替え、シャント回路を有するスイッチ回路を備えたアンテナスイッチモジュールを製造する方法において、

前記スイッチ回路のシャント回路が有するコンデンサを誘電体積層体に配置し、前記スイッチ回路の残る要素は前記誘電体積層体の上に実装された半導体チップに配置した、アンテナスイッチモジュールの製造方法であって、

前記誘電体積層体は、第1の誘電体シートに形成された、グラウンドと接続された第1の電極パターンと、前記第1の電極パターンに対向して配置された、第2の誘電体シートに形成された第2の電極パターンとの間に前記コンデンサを形成し、前記第1の誘電体シートと前記第2の誘電体シートを含む複数の誘電体シ

トを積層し、一体焼成して製造する、アンテナスイッチモジュールの製造方法である。

【0023】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照しながら説明する。

【0024】

（実施の形態1）

図1は、本実施の形態1のアンテナスイッチモジュール30の斜視図である。

【0025】

本実施の形態1のアンテナスイッチモジュール30は、複数の誘電体層を積層し一体焼成して得られる誘電体積層体31と、その誘電体積層体31の上面に実装されたスイッチ半導体チップ32およびロジック半導体チップ33から構成される。誘電体積層体31の上面、下面および内部にはそれぞれ電極パターンが形成されている。なお、図1の誘電体積層体31の上部の一点鎖線で示す部分は樹脂封じされる部分であり、図1では、この樹脂34の部分を透視して見た図としている。

【0026】

図2は、本実施の形態1のアンテナスイッチモジュール30の、SP6T（Single-Pole 6-Throw）アンテナスイッチのブロック構成図である。図2のSP6Tアンテナスイッチは、2種類の送信信号および4種類の受信信号からアンテナ11への経路を切り替える機能を有している。Vc1、Vc2、Vc3の電圧の組み合わせにより、6つのスイッチの状態を切り替えるようになっている。例えば、SP6Tアンテナスイッチは、GSM（Global System for Mobile Communication）850およびGSM900帯域の送信信号、GSM850帯域の受信信号、GSM900帯域の受信信号、DCS（Digital Cellular System）帯域およびPCS（Personal Communications Services）帯域の送信信号、DCS帯域の受信信号、PCS帯域の受信信号の、6つの経路を切り替えることができる。図1で、アンテナスイッチモジュール

30は、スイッチ半導体チップ32、ロジック半導体チップ33、スイッチ半導体チップ32とグランドとを接続するコンデンサを内蔵した誘電体積層体31、および樹脂封じのための樹脂34により構成されている。

【0027】

ここで、誘電体積層体31の製造方法の一例について説明する。ここではAl-Mg-Si-Gd-O系の誘電体材料を用いて誘電体積層体を作製する。まず、当該セラミック粉体に有機バインダおよび有機溶媒を混合して得られたスラリーを成型したグリーンシートに、メカニカルパンチングあるいはレーザ加工を用いて複数のビアホールを穿孔する。次に、各グリーンシートに形成される配線パターンを層間接続するためのビアホール内にAg（あるいはAuやCuなどの低抵抗である導電体）を主成分とする導電性ペーストを充填するとともに、グリーンシート上にスクリーン印刷法などにより配線パターンを形成し、ストリップライン電極パターンおよびコンデンサ電極パターンを形成させる。

【0028】

次に、上記のようにして得られた複数のグリーンシートを正確に位置合わせして、グリーンシートを順に積層し、所定の条件下において加温および加圧することによって、一体化された誘電体積層体が得られる。この誘電体積層体を乾燥した後、酸化雰囲気中の焼成炉にて400～500℃で焼成してグリーンシート内の有機バインダをバーンアウトする。次に、導電体の主成分としてAuやAgの粉体を用いた場合は通常の空気中で、Cuの粉体を用いた場合は不活性ガスあるいは還元性雰囲気中で、この誘電体積層体を約850～950℃の温度範囲において焼成することにより、最終的な誘電体積層体31が得られる。

【0029】

次に、各誘電体層に形成される電極パターンについて説明する。

【0030】

図3は、本実施の形態1のアンテナスイッチモジュールの具体的な構成を示す分解斜視図である。誘電体積層体31は、本発明の複数の誘電体シートとしての一例である、誘電体層L1～L5の5つの誘電体層により形成されている。図3で、誘電体層L1～L4は上面から見た図であり、誘電体層L5については上面

と下面の図を示している。図3の誘電体層L5の下面の図の電極パターンは、上面から透視して見た位置を示している。

【0031】

図4は、誘電体積層体31を形成する1番上の電極層である誘電体層L1および上から2番目の電極層である誘電体層L2を示す分解斜視図である。

【0032】

図4において、誘電体層L1の上面には、スイッチ半導体チップ32およびロジック半導体チップ33を搭載するためのダイスボンド用ランド電極パターンDp1、およびワイヤーボンド用ランド電極パターンとビアランド電極を備えたストリップライン電極パターンLp1～Lp17が形成されている。なお、ダイスボンド用ランド電極パターンDp1およびストリップライン電極パターンLp1～Lp17の形成は、前述したような導電性ペーストを印刷、パターンニングすることにより行われる。

【0033】

ストリップライン電極パターンLp1～Lp17およびダイスボンド用ランド電極パターンDp1には、ビアホール電極がそれぞれ穿孔されている。誘電体層L2の上面には、誘電体層L1の上面に形成されたダイスボンド用ランド電極パターンDp1よりも広い面積を有する接地電極パターンGp1が印刷により形成されている。接地電極パターンGp1には、その電極面内に接地電極パターンGp1とショートしないビアホール電極を穿孔するためのスペーサパターンSp1～Sp7が形成されている。また、誘電体層L1のダイスボンド用ランド電極パターンDp1は複数のビアホール電極を介して、誘電体層L2の接地電極パターンGp1と接続される。

【0034】

図5は、誘電体積層体31を形成する上から2番目の電極層である誘電体層L2、および上から3番目の電極層である誘電体層L3を示す分解斜視図である。

【0035】

図5において、誘電体層L3の上面には、コンデンサ電極パターンCp1～Cp6、および誘電体層L1の上面に形成されたストリップライン電極パターンと

後述する下面電極パターン T1 とを接続するために必要な配線電極パターン Wp1 ~ Wp3 が印刷により形成されている。コンデンサ電極パターン Cp1 ~ Cp6 はビアホール電極により、それぞれ誘電体層 L1 の上面に形成されたストリップライン電極パターン Lp1、Lp3、Lp10、Lp12、Lp14、Lp16 と接続される。

【0036】

たとえば、ストリップライン電極パターン Lp12 とコンデンサ電極パターン Cp4 の接続について、図4 および図5 を用いて説明する。ストリップライン電極パターン Lp12 は半径 $125\mu\text{m}$ のビアランド電極パターン V11 を含み、コンデンサ電極パターン Cp4 は半径 $125\mu\text{m}$ のビアランド電極パターン V12 を含んでいる。そして、接地電極パターン Gp1 に形成されたスペーサパターン Sp1 には、ビア径 $150\mu\text{m}$ のビアホール電極 V1 が穿孔されている。ビアランド電極パターン V11 が、ビアホール電極パターン V1 を介してビアランド電極パターン V12 に接続されることにより、ストリップライン電極パターン Lp12 はコンデンサ電極パターン Cp4 と接続される。

【0037】

また、スペーサパターン Sp1 は、ビアランド電極パターンを中心とした半径 $300\mu\text{m}$ の円状のスペーサパターンが連なった形状をしている。コンデンサ電極パターン Cp4 は、スペーサパターン Sp1 と投影的に重なる領域を除いて接地電極パターン Gp1 と対向して配置されている。これにより、コンデンサ電極パターン Cp4 と接地電極パターン Gp1 とで、コンデンサ C4 が形成される。同様に、コンデンサ電極パターン Cp1 ~ Cp6 と、対向する接地電極パターン Gp1 とで、それぞれコンデンサ C1 ~ C6 が形成される。

【0038】

ここで、誘電体層 L2 は、本発明の第1の誘電体シートとしての一例であり、誘電体層 L2 に形成される接地電極パターン Gp1 は、本発明の第1の電極パターンとしての一例である。また、誘電体層 L3 は、本発明の第2の誘電体シートとしての一例であり、誘電体層 L3 に形成されるコンデンサ電極パターン Cp1 ~ Cp6 は、本発明の第2の電極パターンとしての一例である。そして、コンデ

ンサ C 1 ~ C 6 は、本発明の誘電体積層体に設けられたシャント回路の有するコンデンサとしての一例である。また、スペーサパターン S p 1 ~ S p 7 は、本発明の、第 1 の電極パターンに形成された開口部としての一例である。

【0039】

図 6 は、誘電体積層体 3 1 を形成する 1 番下の電極層である誘電体層 L 5、および上から 4 番目の電極層である誘電体層 L 4 を示す分解斜視図である。誘電体層 L 5 は、両面に電極パターンを有する電極層であり、誘電体層 L 5 については上面と下面の図を示している。図 6 の誘電体層 L 5 の下面の図の電極パターンは、上面から透視して見た位置を示している。

【0040】

図 6 において、誘電体層 L 5 の上面には、接地電極パターン G p 2 が形成されており、誘電体層 L 5 の下面には、誘電体積層体 3 1 をメイン基板に表面実装するための複数の下面電極パターンで構成される T 1 が印刷により形成されている。下面電極パターン T 1 は、複数の下面接地電極パターン T G、R F 信号下面電極パターン T R、および制御信号下面電極パターン T S で構成されている。

【0041】

誘電体層 L 4 の上面には、誘電体層 L 1 の上面に形成された電極パターンと、下面電極パターン T 1 とを接続するために必要な配線電極パターンが印刷により形成されている。接地電極パターン G p 2 には、ビアホール電極が穿孔されており、ビアホール電極はそれぞれ下面接地電極パターン T G と接続される。また、接地電極パターン G p 2 は、複数のビアホール電極を介して誘電体層 L 2 の上面に形成された接地電極パターン G p 1 と接続される。

【0042】

R F 信号下面電極パターン T R のそれぞれは、ビアホール電極および誘電体積層体 3 1 を構成する各誘電体層に形成された配線電極パターンを介して、誘電体層 L 1 の上面に形成されたストリップライン L p 2、L p 4、L p 9、L p 11、L p 13、L p 15、L p 17 とそれぞれ接続される。そして、制御信号下面電極パターン T S のそれぞれは、ビアホール電極および誘電体積層体 3 1 を構成する各誘電体層に形成された配線電極パターンを介して、誘電体層 L 1 の上面に

形成されたストリップライン電極パターンL p 5～L p 8とそれぞれ接続される。

【0043】

図7の一点鎖線で囲んだ部分の回路は、本実施の形態1のアンテナスイッチモジュール30を構成する上で、最も基本となるスイッチ回路であるSPST (Single-Pole Single-Throw) スイッチ10の等価回路である。図7を参照しながら、携帯電話機などの電子機器がアンテナから信号を受信する場合を例にして、その基本的なアンテナスイッチ回路の構成およびその動作について説明する。

【0044】

SPSTスイッチ回路は、SPSTスイッチ10と、SPSTスイッチ10の外部に接続された第2のDCカットコンデンサ18と、第3のDCカットコンデンサ19により構成される。そして、SPSTスイッチ10の第1の高周波信号入出力端子P1は、第2のDCカットコンデンサ18を介してアンテナ13と接続され、第2の高周波信号入出力端子P2は第3のDCカットコンデンサ19を介して受信部20と接続され、第3の高周波信号入出力端子P3はグランドと接続されている。

【0045】

SPSTスイッチ10において、第1の高周波信号入出力端子P1は第1のFET15のドレイン端子と接続され、第1のFET15のソース端子は第2の高周波信号入出力端子P2と接続されている。また、第1のFET15のソース端子は第2のFET16のドレイン端子に接続され、第2のFET16のソース端子は第1のDCカットコンデンサ17を介して第3の高周波信号入出力端子P3に接続されている。ここで、第2のFET16、第1のDCカットコンデンサ17、およびこれらに接続される第2の高周波信号入出力端子P2、第3の高周波信号入出力端子P3、ゲート端子G12により、SPSTスイッチ10のシャント回路を形成している。

【0046】

以上のように構成されたSPSTスイッチ10について、その動作を以下に説

明する。

【0047】

第1のFET15のゲート端子G11と第2のFET16のゲート端子G12に、グラウンドに対して $+V_G$ [V]、0 [V]のバイアス電圧をそれぞれ印加する。このとき、第1のFET15のソース端子におけるグラウンドに対する電位（以下、 V_{S1} とする）と第2のFET16のドレイン端子におけるグラウンドに対する電位（以下、 V_{D2} とする）は同じであるから、これらの端子における電位の関係は数1となる。ここで、 V_{G1} 及び V_{G2} はそれぞれ第1のFET15、第2のFET16のゲート端子におけるグラウンドに対する電位である。

【0048】

【数1】

$$+V_G = V_{G1} > V_{S1} = V_{D2} > V_{G2} = 0 \text{ [V]}$$

このようなバイアス条件において第1のFET15を見たとき、ゲートーソース端子間においては順方向バイアスとなり、第2のFET16を見たとき、ドレインーゲート端子間においては逆方向バイアスとなる。第2の高周波信号入出力端子P2には第3のDCカットコンデンサ19が接続されているため、これらの順方向電流と逆方向電流は同じであると考えられ、第1のFET15におけるゲートーソース端子間の電位差 $V_{G1} - V_{S1}$ と第2のFET16におけるドレインーゲート端子間の電位差 $V_{D2} - V_{G2}$ の関係は数2となる。

【0049】

【数2】

$$V_{G1} - V_{S1} \ll V_{D2} - V_{G2}$$

また、第2のFET16においてドレインーゲート端子間は逆方向バイアスであるため、流れる電流は極めて微小である。従って、第1のFET15のソース端子の電位 V_{S1} と第2のFET16のドレイン端子の電位 V_{D2} は数3であることから、数4の関係となる。

【0050】

【数3】

$$V_{S1} = V_{D2}$$

【0051】

【数4】

$$V_{D2} \doteq V_G$$

この結果、第1のFET15はON状態、第2のFET16はOFF状態になるため、アンテナ13から入力した信号は受信部20に出力される。

【0052】

同様に、第1のFET15のゲート端子G11と第2のFET16のゲート端子G12に、0[V]、 $+V_G$ [V]のバイアス電圧をそれぞれ印加した場合、第1のFET15はOFF状態になり、第2のFET16はON状態となる。従って、アンテナ13から入力した信号は第1のFET15においてその大部分が減衰し、かつわずかに通過する信号も第2のFET16を介してグラウンドに流れるため、アンテナ13から受信部20へは信号が流れない。

【0053】

従って、上記のように、第1のFET15のゲート端子G11の電位 V_{G1} 及び第2のFET16のゲート端子G12の電位 V_{G2} を制御することによってSPSTスイッチ10をアンテナスイッチとして機能させることができる。

【0054】

SPSTスイッチ10における第1のDCカットコンデンサ17は、静電サージなどの大電圧の信号が外部からアンテナ13などを介して流れ込んだ場合、サージ吸収コンデンサとしての役割を果たし、SPSTスイッチ10を保護する。

【0055】

上記のアンテナスイッチ回路の構成およびその動作の説明は、電子機器がアンテナから信号を受信する場合を例にして説明したが、アンテナから信号を送信する電子機器についても、アンテナスイッチ回路の構成およびその動作は同様である。アンテナから信号を送信する場合には、図7では、第2の高周波信号入出力端子P2が第3のDCカットコンデンサ19を介して接続されるのが受信部20ではなく送信部となる。

【0056】

本実施の形態1のアンテナスイッチモジュール30は、図8の一点鎖線で囲ん

だ部分であり、第1の高周波信号入出力端子P1を共通として6個のSPSTスイッチ10を並列に接続した回路構成である。各SPSTスイッチ10の、図7のシャント回路を構成するDCカット用コンデンサ17は、いずれも誘電体積層体31に形成されている。そして、各SPSTスイッチ10の残る要素である、DCカット用コンデンサ17以外の第1のFET15、第2のFET16等の回路部分は、全てスイッチ半導体チップ32およびロジック半導体チップ33に設けられた構成になっている。また、第2の高周波信号入出力端子P2が第3のDCカットコンデンサ19を経由したあとの端子P4は、それぞれ異なる受信部または送信部に接続される。

【0057】

それぞれの経路について、SPSTスイッチ10の第1のFET15のゲート端子G11および第2のFET16のゲート端子G12に印加するバイアス電位を制御することによって、アンテナ13と接続する受信部または送信部への経路を切り替え、本実施の形態1のアンテナスイッチモジュール30をSP6Tアンテナスイッチモジュールとして機能させることができる。

【0058】

誘電体積層体31内部に形成されたコンデンサC1～C6は、本実施の形態1のアンテナスイッチモジュール30のシャント回路を構成する第1のDCカットコンデンサ17として機能する。誘電体積層体31の内部に形成されるコンデンサC1～C6の誘電体膜厚は12.5 μ m程度であり、従来のGaAs系の半導体材料を用いて作製された半導体チップ内部に形成されるコンデンサの誘電体膜厚0.3 μ m程度よりも厚い。従って、従来のアンテナスイッチモジュールと比較して静電サージ耐圧を2～3倍以上に向上するという実験結果が得られている。ただし、本実施の形態1のアンテナスイッチモジュール30における静電サージ耐圧は、従来のようなコンデンサの破壊によるものではなく、FETの破壊によるものである。

【0059】

本実施の形態1のアンテナスイッチモジュール30では、面積が広い接地電極パターンGp1が、誘電体積層体31の上から2番目の電極層である誘電体層L

2に形成されている。そして、第1のDCカットコンデンサ17は、誘電体積層体31内部に、その面積が広い接地電極パターンGp1を含んで形成されている。さらに、接地電極パターンGp1は複数のビアホール電極により複数の下面接地電極パターンTGと接続されているので、FETスイッチの第2のFET16とグラウンドとの間の寄生インダクタンス成分を抑えることができる。従って、スイッチ動作時のFETスイッチの第2のFET16とグラウンド間におけるインピーダンスの低減を実現でき、本実施の形態1のアンテナスイッチモジュール30は高周波特性を向上させることができる。

【0060】

また、接地電極パターンGp1の内部に形成されるスペーサパターンSp1～Sp7に設けられたビアホール電極を介して、誘電体層L1上のストリップライン電極パターンと、誘電体層L3上のコンデンサ電極パターンCp1～Cp6等の電極パターンとが接続される。これにより、従来の、接地電極パターンの外側に設けられたビアホール電極を介して接続する場合に比べ、線路長を短くできるので、インピーダンスを低減できる。つまり、この構成からも、スイッチ動作時のFETスイッチの第2のFET16とグラウンド間におけるインピーダンスの低減の効果が得られ、本実施の形態1のアンテナスイッチモジュール30は、さらに高周波特性を向上させることができる。

【0061】

このように、本実施の形態1のアンテナスイッチモジュールは、静電サージなどの大電圧の信号が流れ込んだ場合にもコンデンサが破壊されず、スイッチとして機能し、さらにスイッチ動作時にシャントのFETにおけるグラウンド電位が高くなることを抑制できるので、高周波特性に優れたアンテナスイッチモジュールを提供することができる。

【0062】

また、スイッチ半導体チップ32およびロジック半導体チップ33が誘電体積層体の上面にダイスボンダ実装され、かつダイスボンダ用ランド電極パターンDp1より広い接地電極パターンGp1を有することにより、スイッチ半導体チップ32およびロジック半導体チップ33のグラウンド電位が安定する。従って、ス

イチ動作の安定したアンテナスイッチモジュールを提供することができる。

【0063】

また、図14の、第1のDCカットコンデンサ17を半導体チップ46の内部に含む従来のFETスイッチでは、第1のDCカットコンデンサ17として機能するMIMキャパシタの大きさは100 μ m角程度である。本実施の形態1のアンテナスイッチモジュール30を使用する場合、従来の半導体チップ内からMIMキャパシタを取り除くことができ、半導体チップサイズの縮小が可能となる。従来、MIMキャパシタが配置されていたスイッチ半導体チップはGaAsなどの高価な半導体を用いていることから、チップサイズを小さくすることで1ウェハから作製できる半導体チップの数を増やすことができるので、半導体チップの低コスト化を可能にする。

【0064】

なお、本実施の形態1では誘電体積層体の材料としてAl-Mg-Si-Gd-O系の誘電体材料を用いることとしたが、より大きな誘電率を有する他の誘電体材料を用いても同様の効果が得られる。この場合、誘電体積層体内部に配置されるコンデンサが占める面積を縮小することができるため、アンテナスイッチモジュールの小型化が実現できる。

【0065】

また、第1のFET15および第2のFET16におけるドレイン端子とソース端子を、本実施の形態1とは逆に接続した場合においても、同様の効果が得られる。

【0066】

また、本実施の形態1では、誘電体積層体31は誘電体層L1～L5の5層から形成されることとしたが、誘電体積層体を形成する誘電体層の数に制限は無く、5層より少なくてもよいし、また5層より多くてもよい。

【0067】

(実施の形態2)

本実施の形態2のアンテナスイッチモジュールについて、図面を参照しつつ説明を行う。

【0068】

図9は本実施の形態2のアンテナスイッチモジュール50の斜視図であり、部分的に断面図も示している。本実施の形態2のアンテナスイッチモジュール50は、実施の形態1のアンテナスイッチモジュール30と同様にして作製されている。誘電体積層体51は、実施の形態1の誘電体積層体31と同様に、本発明の誘電体シートとしての、複数の誘電体層により構成されている。

【0069】

誘電体積層体51は、接地電極パターンGp5およびコンデンサ電極パターンCp11～Cp16の下方に、印刷により形成された内部電極パターン35とビアホール電極36とから形成される高周波フィルタ37を有している。ここでいう高周波フィルタ37は、たとえば、アンテナスイッチと送信部との間に接続される低域通過型フィルタである。接地電極パターンGp5およびコンデンサ電極パターンCp11～Cp16により、FETスイッチ回路のシャントに接続されるコンデンサC11～C16を実現している。

【0070】

そして、誘電体積層体51の上面には、FETスイッチの機能を有する、スイッチ半導体チップ52およびロジック半導体チップ53がフェイスダウン実装されている。

【0071】

図10は、本実施の形態2のアンテナスイッチモジュール50を構成する誘電体積層体51の、図11に示す上から2番目の誘電体層L102および上から3番目の誘電体層L103の電極パターンのみを示した上面透視図である。図10の斜線部分が誘電体層L102に形成されている電極パターンを、塗りつぶし部分が誘電体層L103に形成されている電極パターンを示している。また、誘電体層L103よりも下の誘電体層の組み合わせで高周波フィルタ37が形成されるが、その高周波フィルタ37を形成する電極パターンが配置される範囲を高周波フィルタ領域55として、点線で囲んで示している。

【0072】

誘電体層L102の接地電極パターンGp5が印刷によって形成されている。

そして、誘電体層 L 1 0 3 より下の誘電体層の電極パターンの組み合わせにより形成されているインダクタ電極、コンデンサ電極、ストリップライン電極等の電極パターンが高周波フィルタ 3 7 を構成する。その高周波フィルタを構成する電極パターンが形成される高周波フィルタ領域 5 5 を覆うように、接地電極パターン G p 5 の領域は十分に広い。

【0073】

図 1 1 は、誘電体積層体 5 1 を形成する複数の誘電体層のうちの最上層からの 3 つの層である、誘電体層 L 1 0 1 ~ L 1 0 3 を示す分解斜視図である。誘電体積層体 5 1 は、これらの 3 つの誘電体層と、L 1 0 3 よりも下の複数の誘電体層から形成される。

【0074】

誘電体層 L 1 0 2 に形成された接地電極パターン G p 5 の電極面内には、接地電極パターン G p 5 とショートしないビアホール電極を穿孔するためのスペーサパターンが形成されている。誘電体層 L 1 0 1 の上面には、スイッチ半導体チップ 5 2 およびロジック半導体チップ 5 3 を実装する電極パターンと、ビアランド電極を備えたストリップライン電極パターンが形成されている。

【0075】

これらのストリップライン電極パターンは、誘電体層 L 1 0 3 に形成されるコンデンサ電極パターン C p 1 1 ~ C p 1 6、および誘電体層 L 1 0 3 以下の誘電体層に配置される高周波フィルタ 3 7 などを形成する内部電極パターン 3 5、あるいは誘電体積層体 5 1 の下面に形成される下面電極パターンと接続される。また、誘電体層 L 1 0 1 に形成されたストリップライン電極パターンと誘電体積層体 1 0 2 より下層に形成される電極パターンとを接続するビアホール電極が、誘電体層 L 1 0 2 の接地電極パターン G p 5 の電極面内に形成されたスペーサパターンに穿孔されている。

【0076】

たとえば、ストリップライン電極パターン L p 2 0 とコンデンサ電極パターン C p 1 1 の接続について、図 1 1 を用いて説明する。ストリップライン電極パターン L p 2 0 は半径 1 2 5 μ m のビアランド電極 V 2 1 を含み、コンデンサ電極

パターンC p 1 1は半径125 μ mのビアランド電極V 2 2を含んでいる。そして、接地電極パターンG p 5に形成されたスペーサパターンS p 1 0には、ビア径150 μ mのビアホール電極V 2が穿孔されている。ビアランド電極パターンV 2 1が、ビアホール電極パターンV 2を介してビアランド電極パターンV 2 2に接続されることにより、ストリップライン電極パターンL p 2 0はコンデンサ電極パターンC p 1 1と接続される。

【0077】

また、スペーサパターンS p 1 0は、ビアランド電極パターンを中心とした半径300 μ mの円状のスペーサパターンが連なった形状をしている。コンデンサ電極パターンC p 1 1は、スペーサパターンS p 1 0と投影的に重なる領域を除いて接地電極パターンG p 5と対向して配置されている。これにより、コンデンサ電極パターンC p 1 1と接地電極パターンG p 5とで、コンデンサC 1 1が形成される。同様に、コンデンサ電極パターンC p 1 2～C p 1 6と、対向する接地電極パターンG p 5とで、それぞれコンデンサC 1 2～C 1 6が形成される。

【0078】

図12の一点鎖線で囲んだ部分の回路は、本実施の形態2のアンテナスイッチモジュールを構成する上で、最も基本となるスイッチ回路であるSPSTスイッチ22の等価回路である。図12を参照しながら、携帯電話機などの電子機器に利用される、アンテナから信号を受信する基本的なアンテナスイッチ回路の構成について説明する。

【0079】

SPSTスイッチ回路は、SPSTスイッチ22と、SPSTスイッチ22の外部に接続された第2のDCカットコンデンサ48と、第3のDCカットコンデンサ49により構成される。そして、SPSTスイッチ22の第1の高周波信号入出力端子P 1 1は、第2のDCカットコンデンサ48を介してアンテナ23と接続され、第2の高周波信号入出力端子P 1 2は第3のDCカットコンデンサ49を介して受信部21と接続され、第3の高周波信号入出力端子P 1 3はグラウンドと接続されている。SPSTスイッチ22は、4段に並列接続されたFET 24 a、24 b、24 c、24 dからなる第1のFET群24と、同様に4段に並

列接続されたFET25a、25b、25c、25dからなる第2のFET群25と、第1のDCカットコンデンサ47から構成される。

【0080】

第1の高周波信号入出力端子P11は第1のFET群24の1段目のFET24aのドレイン端子と接続され、第1のFET群の1段目のFET24aのソース端子は第1のFET群24の第2段目のFET24bのドレイン端子と接続され、第1のFET群24の第2段目のFET24bのソース端子は第1のFET群24の第3段目のFET24cのドレイン端子と接続され、第1のFET群24の第3段目のFET24cのソース端子は第1のFET群24の第4段目のFET24dのドレイン端子と接続され、第1のFET群24の第4段目のFET24dのソース端子は第2の高周波信号入出力端子P12と接続される。また、第1のFET群24の第4段目のFET24dのソース端子には第2のFET群25の第1段目のFET25aのドレイン端子が接続される。第2のFET群25は第1のFET群24と同様に並列接続され、第2のFET群25の第4段目のFET25dのソース端子は、第1のDCカットコンデンサ47を介して第3の高周波信号入出力端子P13に接続されている。

【0081】

以上のように構成されたSPSTスイッチ22について、その動作を以下に説明する。

【0082】

第1のFET群24を形成するFET24a、24b、24c、24dのゲート端子同士は接続されており、同様に第2のFET群25を形成するFET25a、25b、25c、25dのゲート端子同士も接続されている。つまり、第1のFET群24を形成するFET24a、24b、24c、24dのゲート端子には全て同じバイアス電圧が印加され、同様に第2のFET群25を形成するFET25a、25b、25c、25dのゲート端子にも全て同じバイアス電位が印加されることになる。従って、本実施の形態2のアンテナスイッチモジュールの動作は、図7で示す実施の形態1のアンテナスイッチモジュールの第1のFET15および第2のFET16を、本実施の形態2のアンテナスイッチモジュール

ルの第1のFET群24および第2のFET群25にそれぞれ置き換えたものと考えることができる。

【0083】

第1のFET群24のゲート端子G21と第2のFET群25のゲート端子G22に、グラウンドに対して、 $+V_G$ [V]、0 [V] のバイアス電圧をそれぞれ印加した場合、第1のFET群24はON状態になり、第2のFET群25はOFF状態となる。従って、アンテナ23から入力された信号は受信部21に出力されることになる。

【0084】

逆に、第1のFET群24のゲート端子G21と第2のFET群25のゲート端子G22に、0 [V]、 $+V_G$ [V] のバイアス電圧をそれぞれ印加した場合、第1のFET群24はOFF状態になり、第2のFET群はON状態となる。従って、アンテナ23から入力した信号は、第1のFET群24においてその大部分が減衰し、かつわずかに通過する信号も第2のFET群25を介してグラウンドへ流れるため、アンテナ23から受信部21へは信号が流れない。

【0085】

第1のDCカットコンデンサ47は、アンテナ23を介して静電サージなどの大電圧の信号が外部から流れ込んだ場合、サージ吸収コンデンサとしての役割を果たし、SPSTスイッチ22を保護する。

【0086】

上記のアンテナスイッチ回路の構成およびその動作の説明は、電子機器がアンテナから信号を受信する場合を例にして説明したが、アンテナから信号を送信する電子機器についても、アンテナスイッチ回路の構成およびその動作は同様である。アンテナから信号を送信する場合には、図12では、第2の高周波信号入出力端子P12が第3のDCカットコンデンサ49を介して接続されるのが受信部21ではなく送信部となる。

【0087】

本実施の形態2のアンテナスイッチモジュール50は、図12に示すSPSTスイッチ22を第1の高周波信号入出力端子P11を共通として並列に6個接続



したアンテナスイッチモジュールであり、図13の一点鎖線で囲んだ部分である。各FET群のゲート端子G21、G22に印加するバイアス電位を制御することによって、アンテナ23と接続する受信部または送信部への経路を切り替え、本実施の形態2のアンテナスイッチモジュール50をSP6Tアンテナスイッチモジュールとして機能させることができる。

【0088】

誘電体積層体51の内部に形成されたコンデンサC11～C16は、本実施の形態2のアンテナスイッチモジュール50の第1のDCカットコンデンサ47として機能する。実施の形態1のアンテナスイッチモジュール30と同様に、誘電体積層体51の内部に形成されたコンデンサC11～C16を、第1のDCカットコンデンサ47として用いることにより、本実施の形態2のアンテナスイッチモジュール50も、従来のアンテナスイッチモジュールと比較して静電サージ耐圧を2～3倍以上に向上させることができる。

【0089】

図9に示すように、本実施の形態2のアンテナスイッチモジュール50は、スイッチ半導体チップ52およびロジック半導体チップ53がフェイスダウン実装により誘電体積層体51の上面に搭載されている。また図11に示すように、誘電体積層体51の上から2番目の電極層である誘電体層L102は、誘電体層L102の面積に対して十分に広い接地電極パターンGp5を有している。そして、コンデンサ電極パターンCp11～Cp16が、誘電体層L102の下層に形成され、かつ接地電極パターンGp5の電極面内のスペーサパターンに穿孔されたビアホール電極を介してスイッチ半導体チップ52のシャントのFETと接続されており、接地電極パターンGp5との間に第1のDCカットコンデンサ47を形成している。さらに、接地電極パターンGp5が複数のビアホール電極を介して誘電体積層体51の下面の電極パターンと接続されている。従って、FETスイッチにおける第2のFET群25とグランドとを接続する線路長において、寄生インダクタンス成分を抑制することができるため、スイッチ動作時のFETスイッチの第2のFET群25とグランド間におけるインピーダンスを低減し、高周波特性の向上を実現することができる。

【0090】

このように、本実施の形態2のアンテナスイッチモジュール50では、静電サーージなどの大電圧の信号が流れ込んだ場合にもコンデンサが破壊されず、スイッチとして機能し、さらにスイッチ動作時にシャントのFETにおけるグランド電位が高くなることを抑制し、高周波特性に優れたアンテナスイッチモジュールを提供することができる。

【0091】

また、図10に示すように、誘電体層L103の上面に形成されるコンデンサ電極パターンCp12は、接地電極パターンGp5に形成されるスぺーサパターンを全て覆う配置になっており、ここに形成されるシャントのコンデンサC12の容量値は誘電体積層体51の作製時に生じる積層ずれの影響を全く受けず、所望の容量値を有するシャントのコンデンサを提供することができる。同様に、誘電体層L103の上面に形成される他のコンデンサ電極パターンについても、接地電極パターンGp5に形成されるスぺーサパターンを全て覆う配置にすることにより、所望の容量値を有するシャントのコンデンサを提供することができる。

【0092】

さらに、積層ずれによりコンデンサ電極パターンCp11～Cp16が接地電極パターンGp5の覆う領域からはみ出さないように、図10に示すようにコンデンサ電極パターンCp11～Cp16は、接地電極パターンGp5の面位置から50 μ m程度内側に配置されている。

【0093】

また、接地電極パターンGp5により、スイッチ半導体チップ52と高周波フィルタ37が発生する電磁波をシールドすることができるため、スイッチ半導体チップ52および高周波フィルタ37から所望の高周波特性を得ることを可能にする。

【0094】

また、コンデンサ電極パターンCp11～Cp16を挟んで、接地電極パターンGp5よりも下層の誘電体層の組み合わせで高周波フィルタ37が形成されることにより、接地電極パターンGp5と高周波フィルタ37、特にインダクタを

実現するストリップライン電極パターンとの間に発生する浮遊容量を低減することができる。従って、高周波フィルタ 37 においては高周波特性の向上を可能にする。

【0095】

また、接地電極パターン Gp 5 の内部に形成されるスペーサパターンに設けられたビアホール電極を介して、誘電体層 L101 上のストリップライン電極パターンと、誘電体層 L103 以下の層の上電極パターンが接続されるため、誘電体層 L101 の上面のストリップライン電極の線路長を短くすることが可能である。誘電体層 L101 の上面のストリップライン電極の線路長を短くすれば、それに伴って FET スイッチ回路のシャントの FET とグランドとの間のインピーダンスを低減することができるため、高周波特性をより向上させることができる。

【0096】

なお、本実施の形態 2 では、誘電体積層体 51 内に形成させる高周波フィルタ 37 は低域通過型フィルタに限らず、高域通過型フィルタ等であっても同様の効果が得られる。

【0097】

なお、本実施の形態 2 では、FET スイッチはシャントに FET を有し、その FET とグランドとの間にコンデンサを有する回路構成であれば、ゲート端子に抵抗が接続されているなどのその他の回路構成に影響されることなく、同様の効果が得られる。

【0098】

なお、本実施の形態 2 では、1 つの FET 群が 4 段に並列接続された FET から構成される FET スイッチであることとしたが、1 つの FET 群を構成する FET は 4 段に限らず、FET 群を構成する FET が何段であっても同様の特性が得られる。

【0099】

また、第 1 の FET 群 24 および第 2 の FET 群 25 の各 FET におけるドレイン端子とソース端子を、それぞれ本実施の形態 2 とは逆に接続した場合においても、同様の効果が得られる。

【0100】

また、各実施の形態ともに、アンテナスイッチモジュールがSP6Tスイッチの構成であることとしたが、他のSPST、SPDT、SP4T、SP7T等の構成であっても同様の効果が得られる。

【0101】

また、アンテナスイッチモジュールを構成するスイッチ半導体チップはGaAsによる半導体チップに限らない。また、スイッチ半導体チップの動作を制御するロジック半導体チップはSiによる半導体チップに限らない。また、各実施の形態に示すような、複数の半導体チップの構成によるものではなく、単一半導体チップによるアンテナスイッチモジュールであっても、同様の効果が得られる。

【0102】

なお、本発明のアンテナスイッチモジュールは、各実施の形態の動作説明の例でも説明したように、複数の受信部または送信部を備えた電子機器に利用できるものである。本発明は、本発明のアンテナスイッチモジュールを使用する電子機器も含むものである。

【0103】**【発明の効果】**

以上の説明から明らかなように、本発明は、静電サージなどの大電圧の信号が流れ込んだ場合にもコンデンサが破壊されず、スイッチとして機能するアンテナスイッチモジュール、通信機器およびアンテナスイッチモジュールの製造方法を提供できる。

【図面の簡単な説明】**【図1】**

本発明の実施の形態1のアンテナスイッチモジュールの斜視図

【図2】

本発明の実施の形態1のアンテナスイッチモジュールのブロック構成図

【図3】

本発明の実施の形態1のアンテナスイッチモジュールの分解斜視図

【図4】

本発明の実施の形態 1 のアンテナスイッチモジュールの誘電体層 L 1、L 2 を示す図

【図 5】

本発明の実施の形態 1 のアンテナスイッチモジュールの誘電体層 L 2、L 3 を示す図

【図 6】

本発明の実施の形態 1 のアンテナスイッチモジュールの誘電体層 L 4、L 5 を示す図

【図 7】

本発明の実施の形態 1 のアンテナスイッチモジュールの基本となる S P S T スイッチの等価回路図

【図 8】

本発明の実施の形態 1 のアンテナスイッチモジュールの等価回路図

【図 9】

本発明の実施の形態 2 のアンテナスイッチモジュールの斜視図

【図 10】

本発明の実施の形態 2 のアンテナスイッチモジュールの上面透視図

【図 11】

本発明の実施の形態 2 のアンテナスイッチモジュールの誘電体層 L 101 ~ L 103 を示す図

【図 12】

本発明の実施の形態 2 のアンテナスイッチモジュールの基本となる S P S T スイッチの等価回路図

【図 13】

本発明の実施の形態 2 のアンテナスイッチモジュールの等価回路図

【図 14】

従来のアンテナスイッチモジュールの斜視図

【符号の説明】

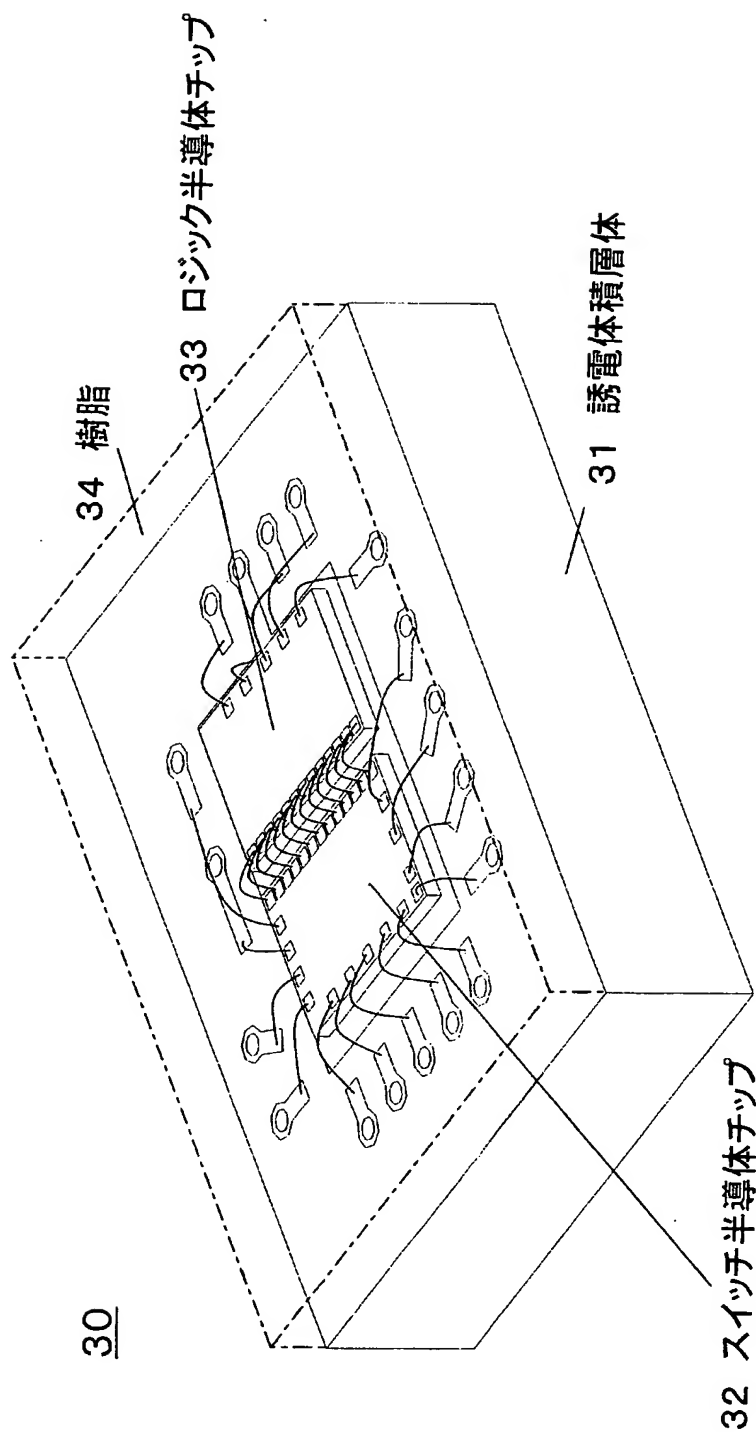
10、22 スイッチ回路

13、23 アンテナ
15、16、24a～24d、25a～25d FET
17、18、19、47、48、49 DCカットコンデンサ
20、21 受信部
24、25 FET群
30、40、50 アンテナスイッチモジュール
31、45、51 誘電体積層体
32、33、46、52、53 半導体チップ
34、44 樹脂
35 電極パターン
36、V1、V2 ビアホール電極パターン
37 高周波フィルタ
Dp1 ダイスボンド用ランド電極パターン
Cp1～Cp6、Cp11～Cp16 コンデンサ電極パターン
Gp1、Gp2、Gp5 接地電極パターン
G11、G12、G21、G22 ゲート端子
L1～L5、L101～L103 誘電体層
Lp1～Lp17、Lp20 ストリップライン電極パターン
P1～P3、P11～P13 高周波信号入出力端子
Sp1～Sp7、Sp10 スペーサパターン
T1、TG、TS、TR 下面電極パターン

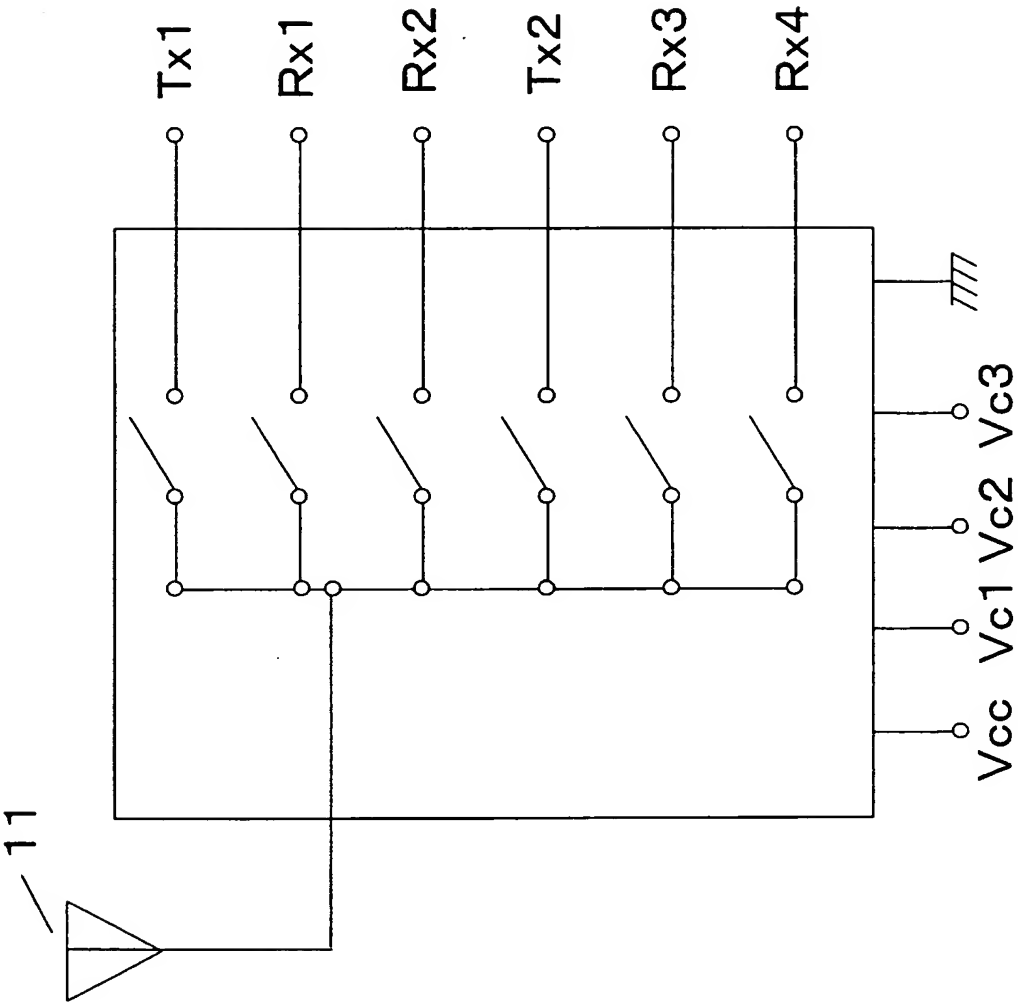
【書類名】

図面

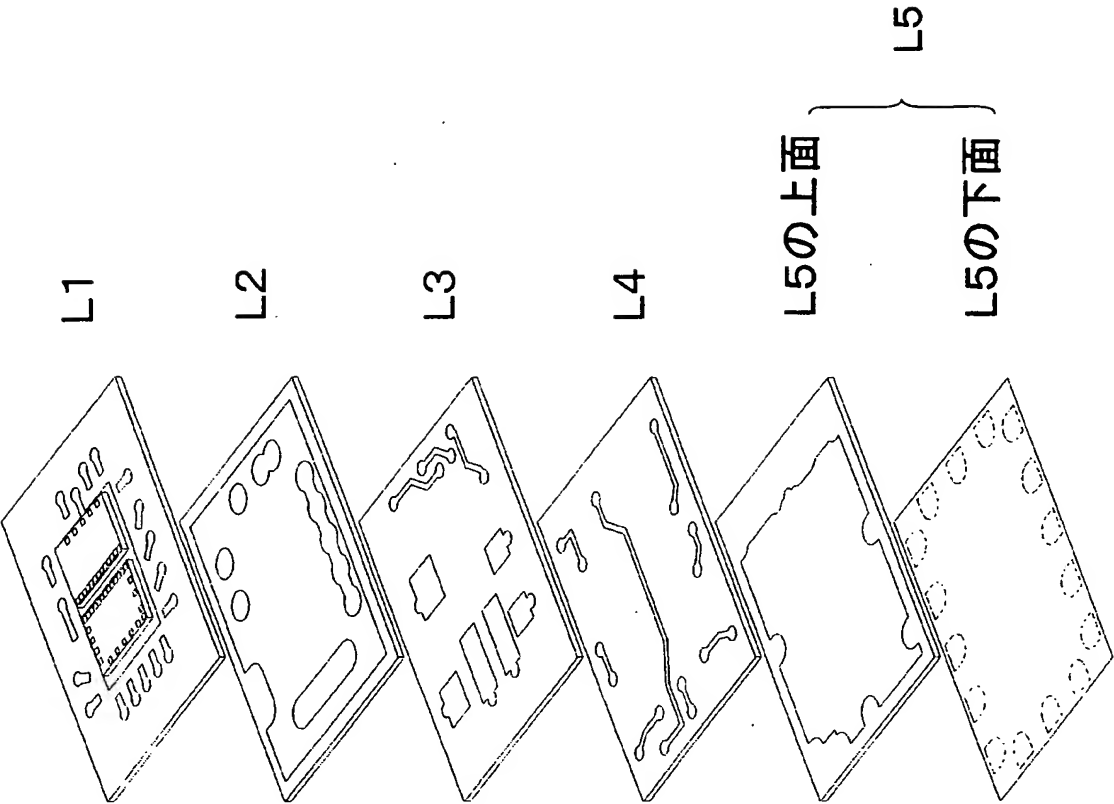
【図 1】



【図 2】

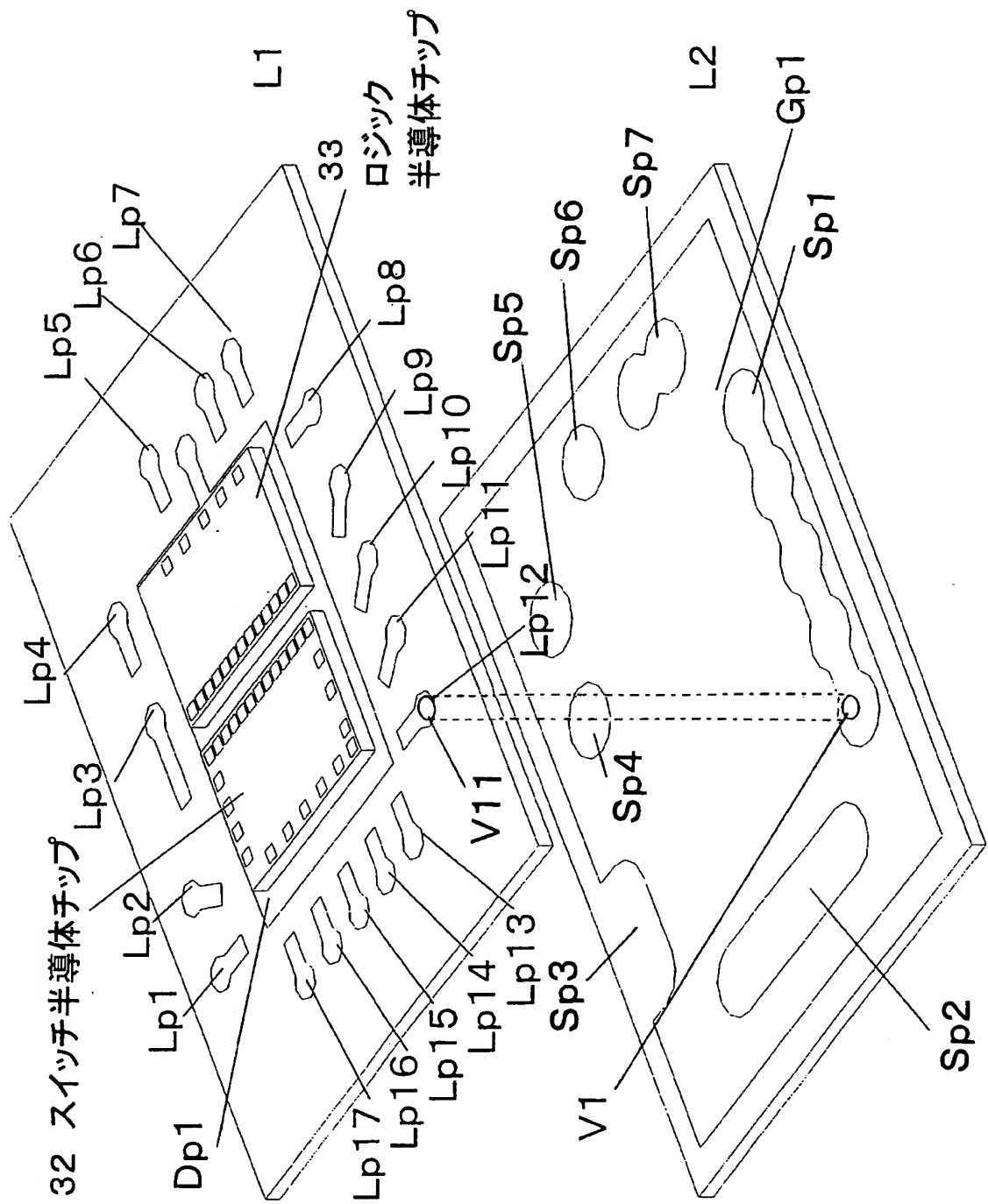


【図 3】

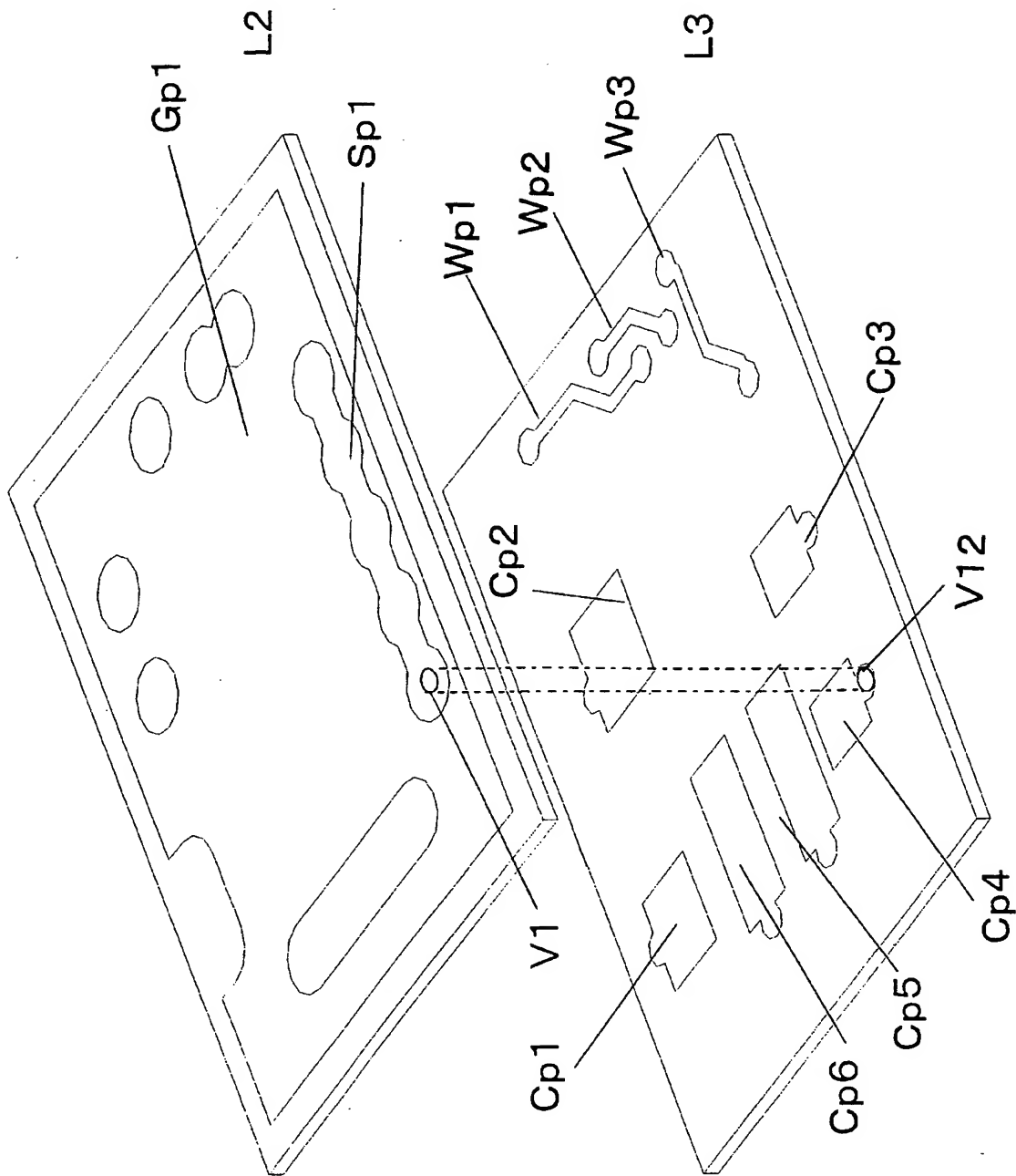


31

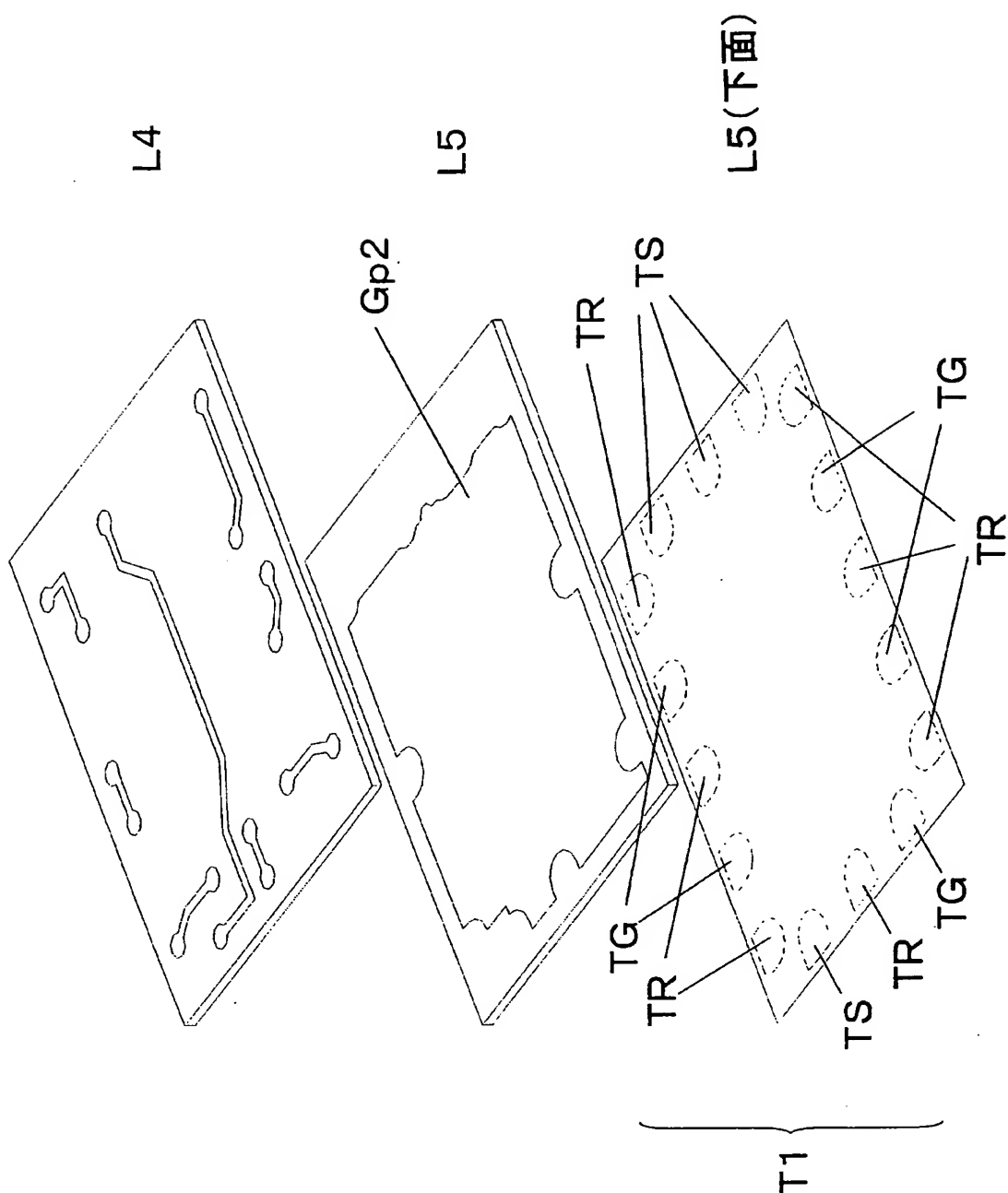
【図 4】



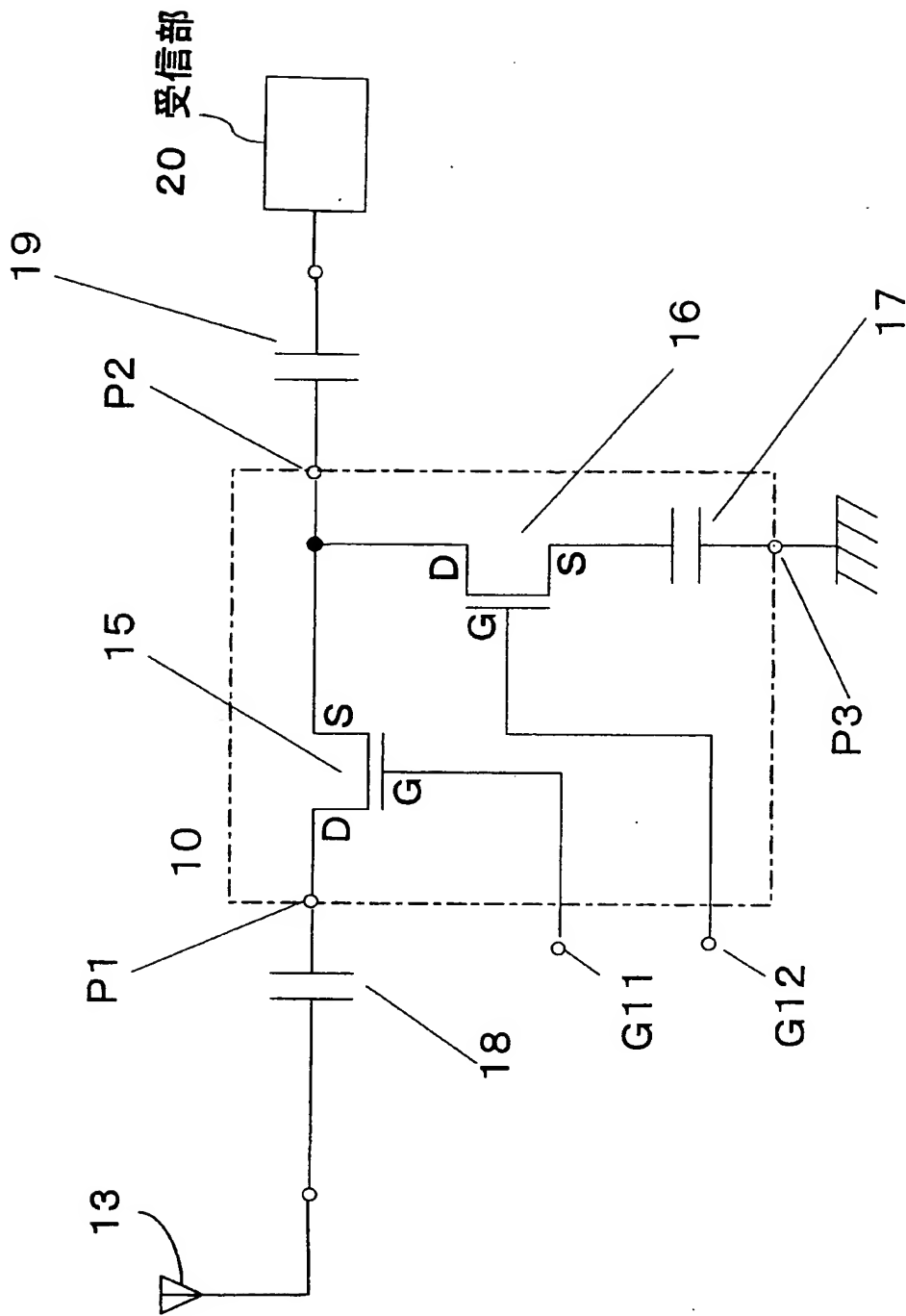
【図 5】



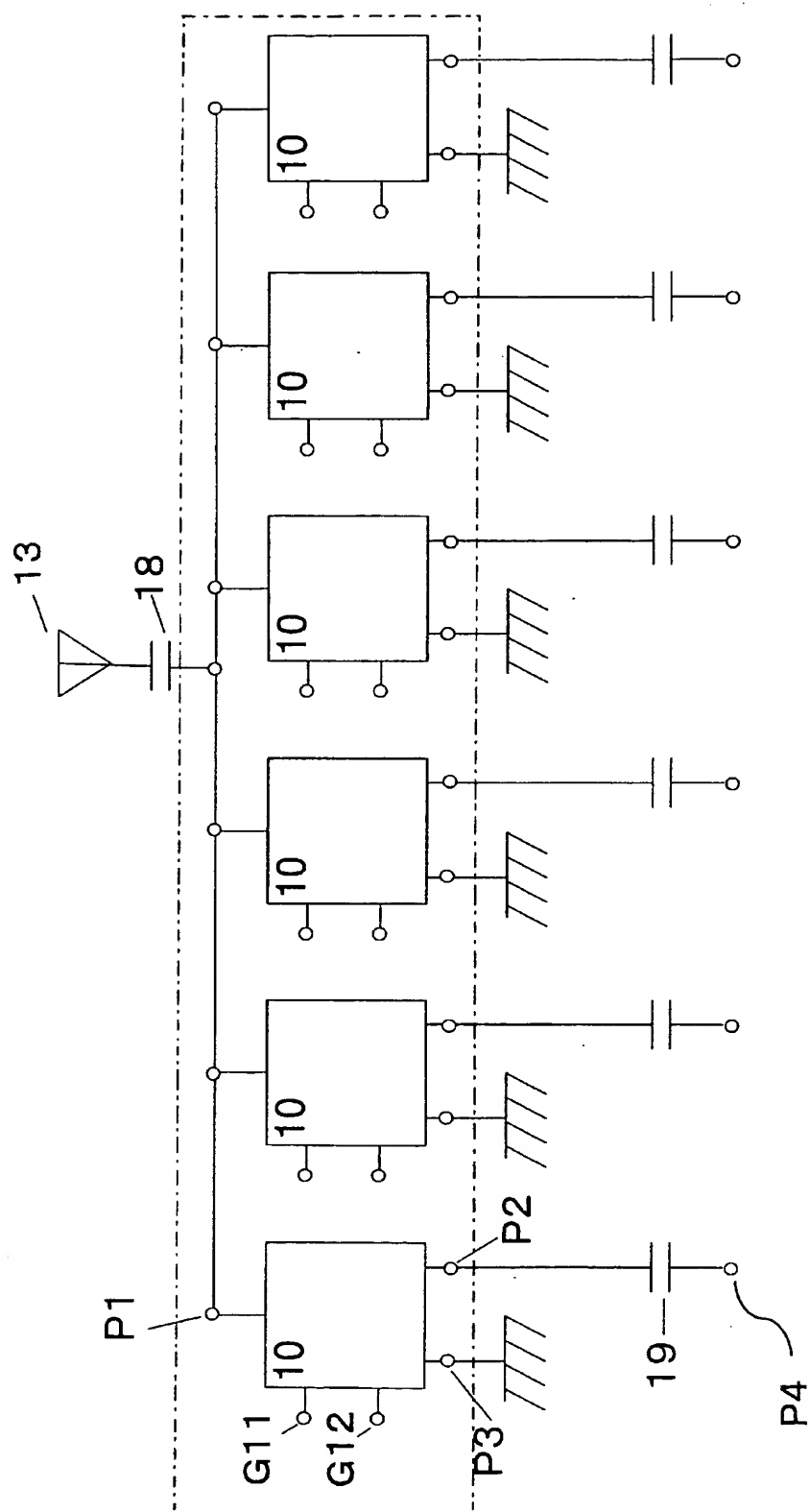
【図 6】



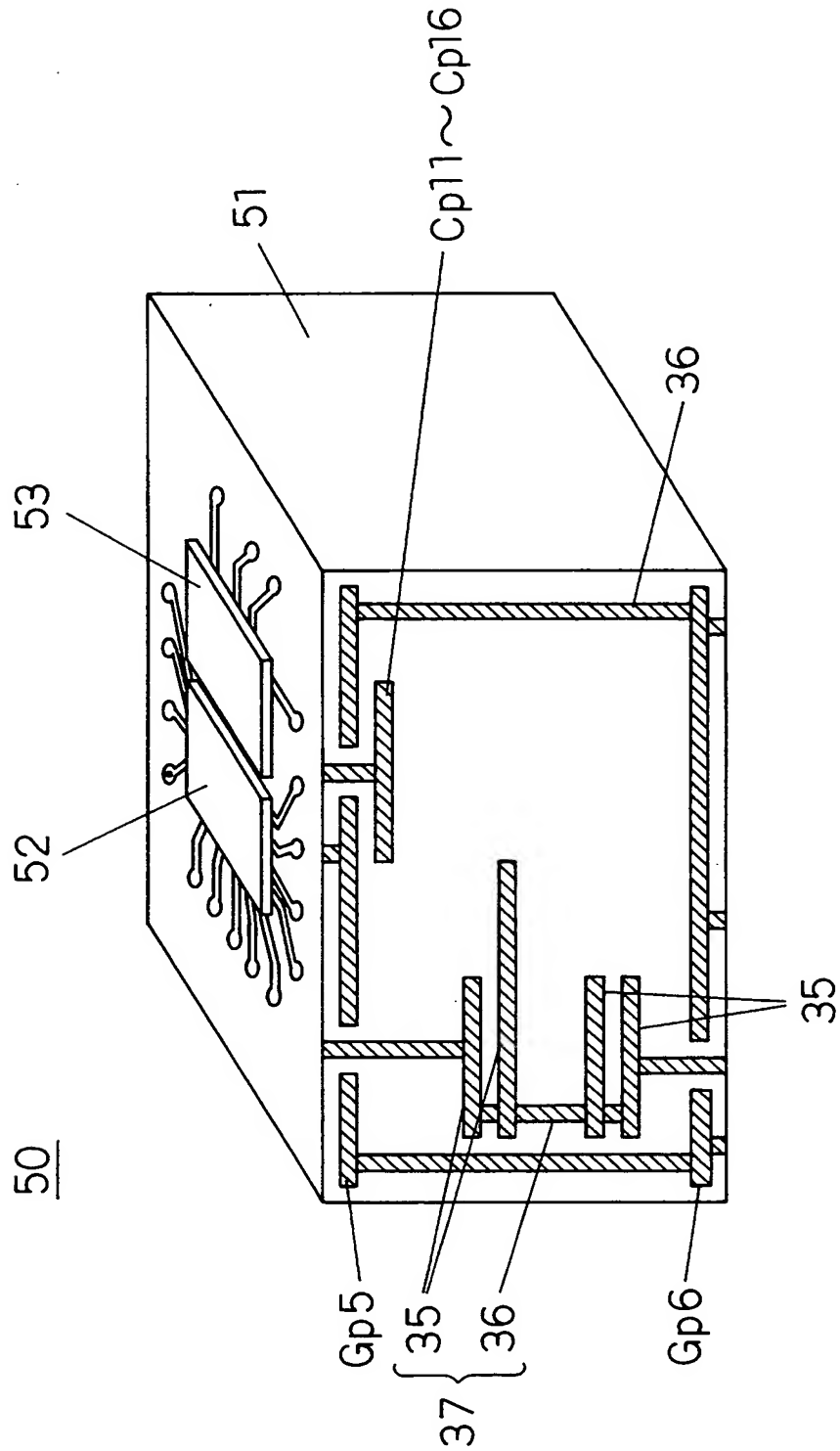
【図 7】



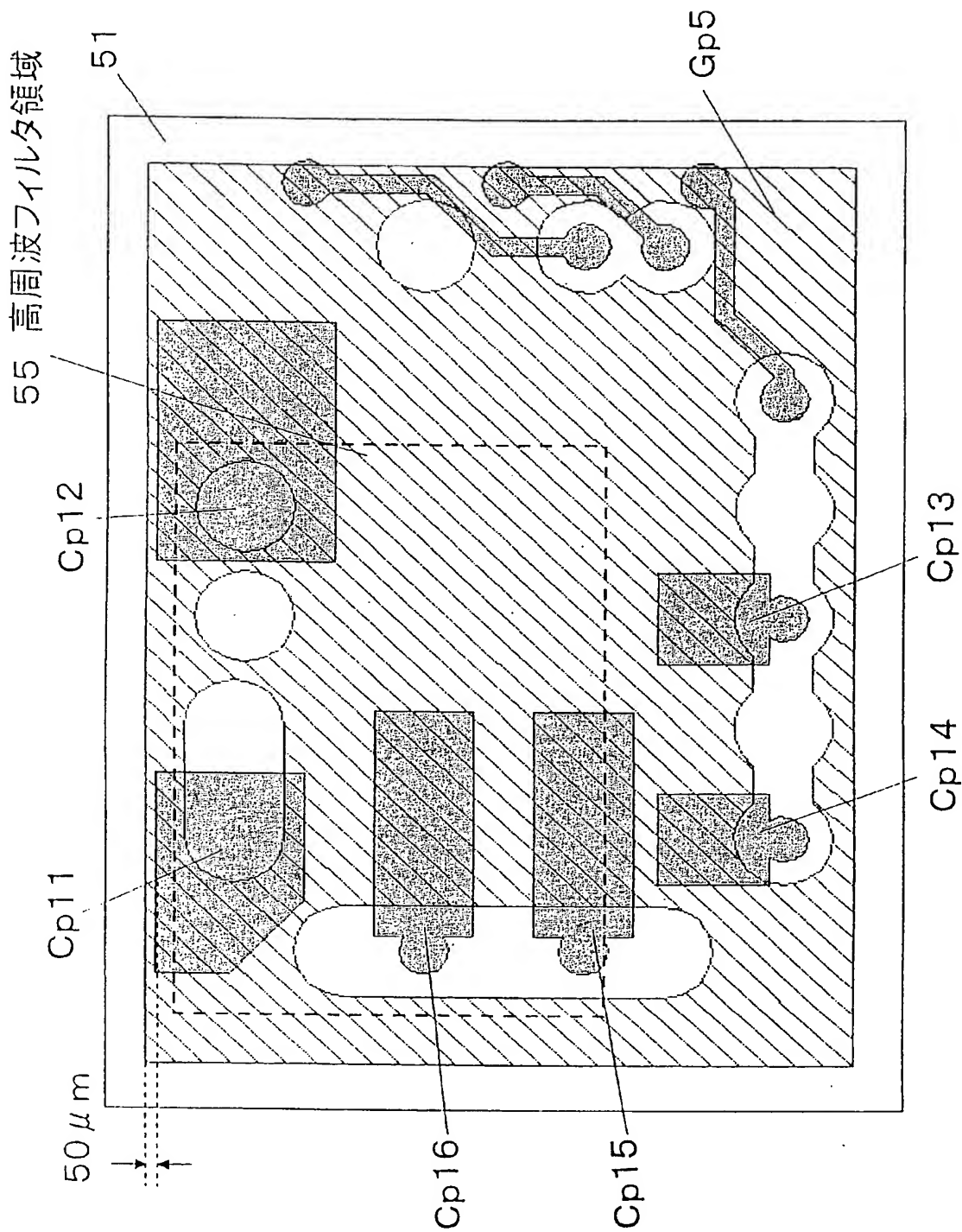
【図 8】



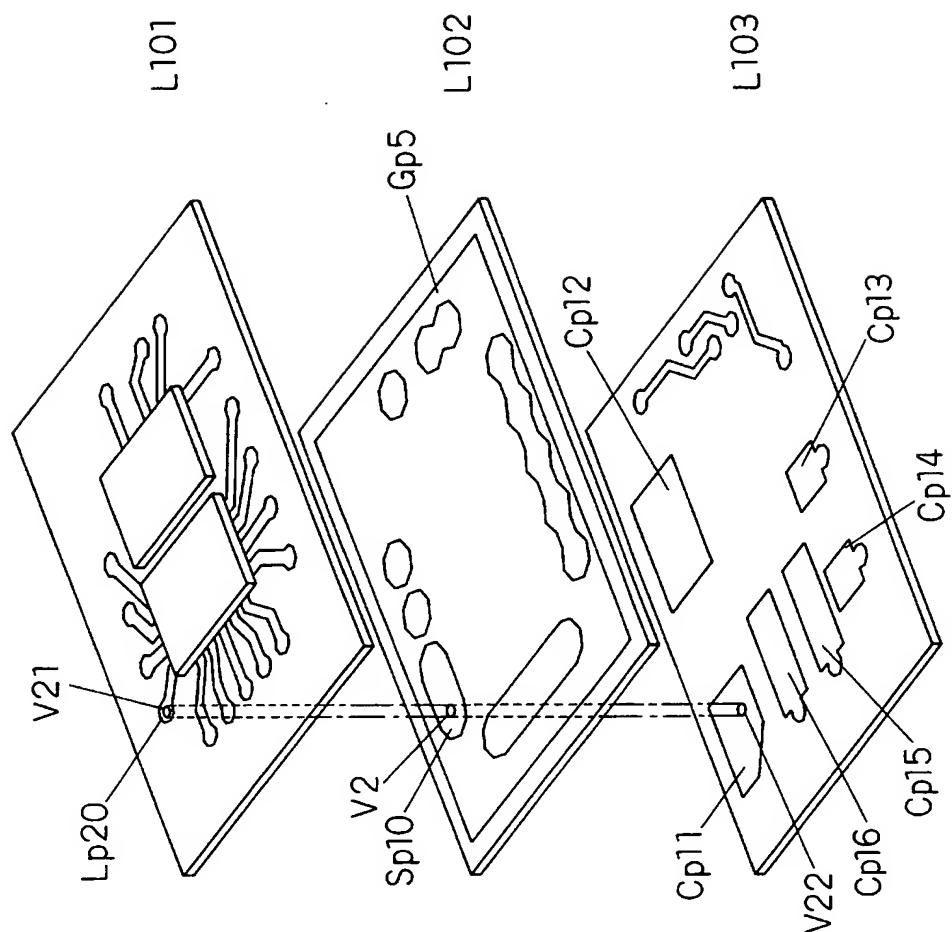
【図 9】



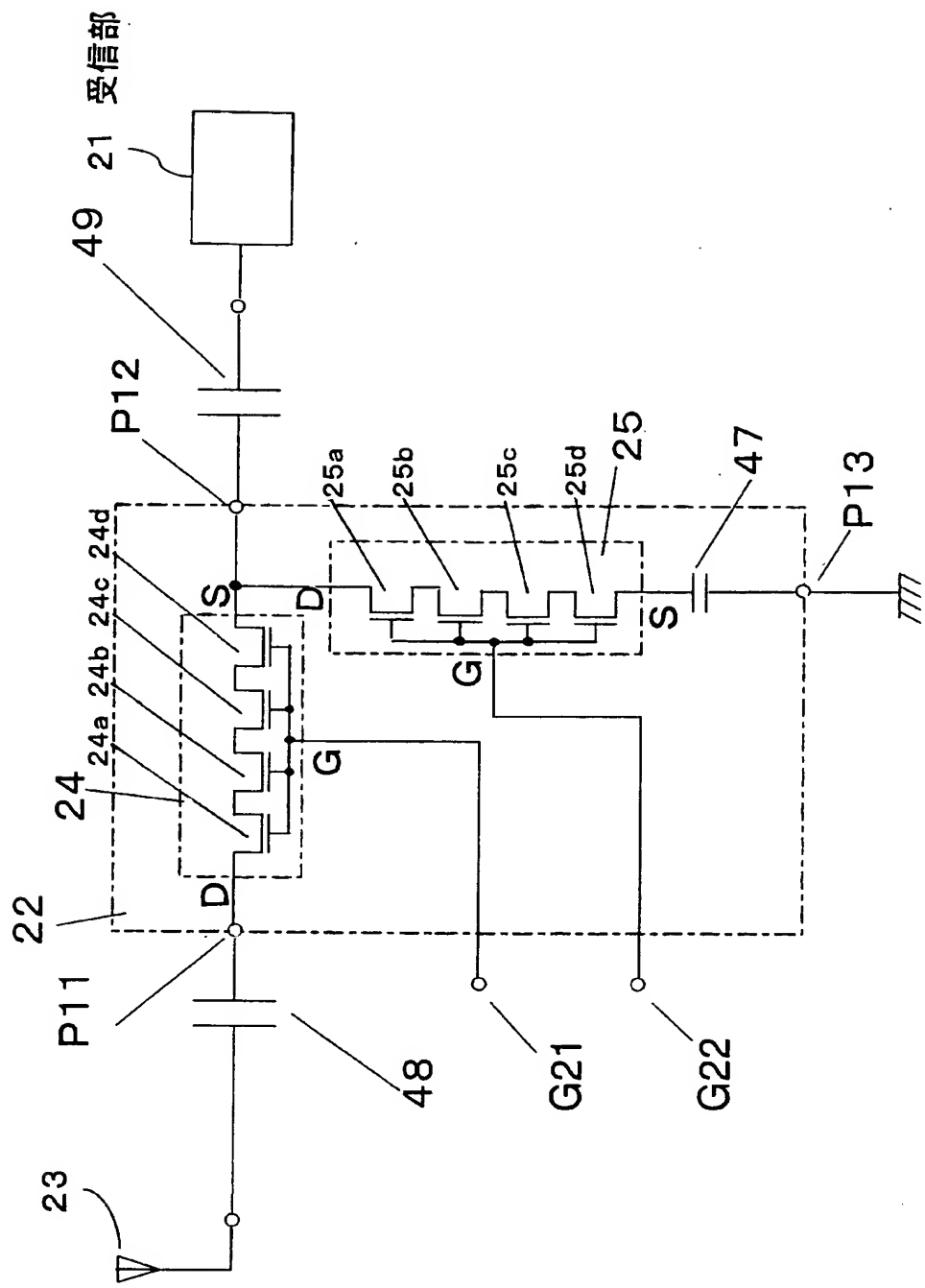
【図 10】



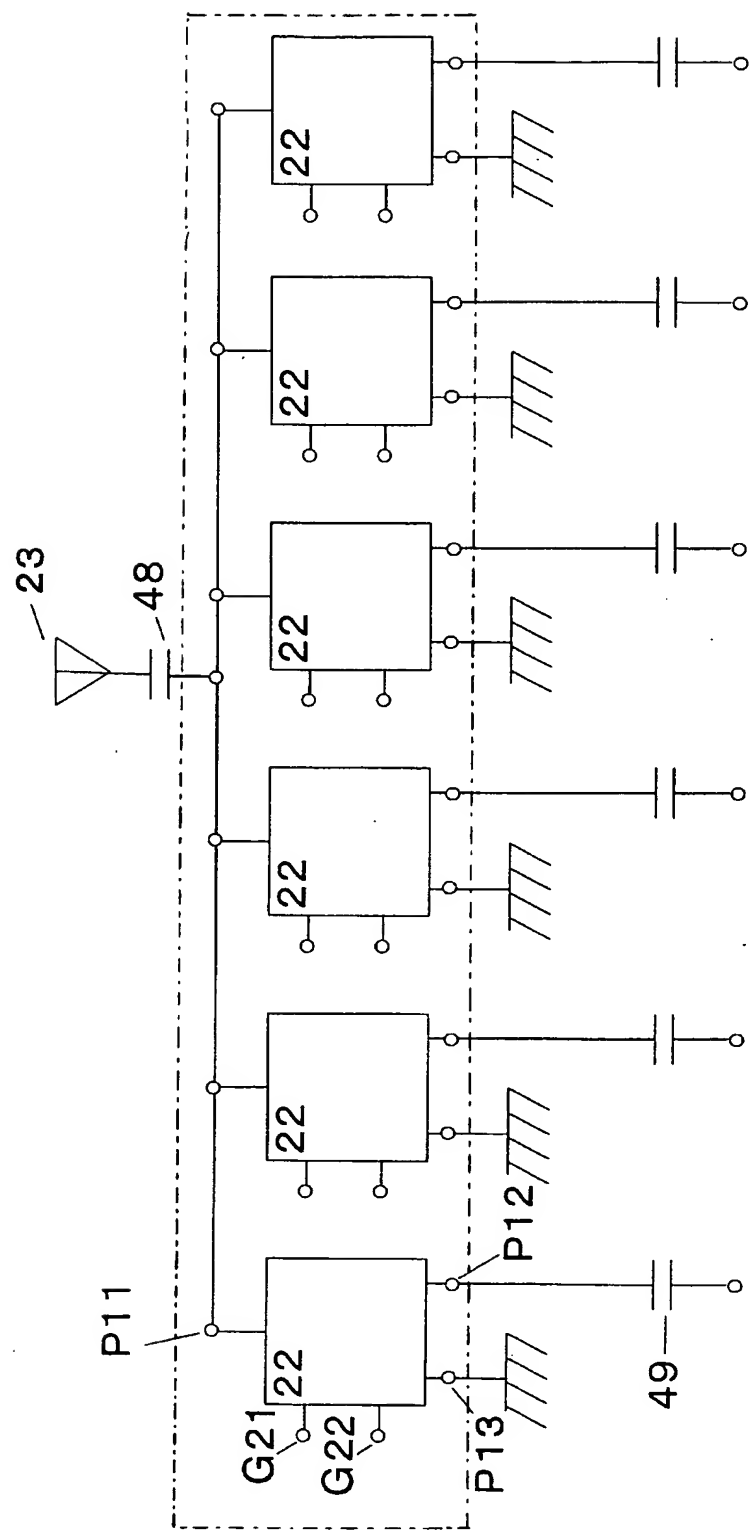
【図 11】



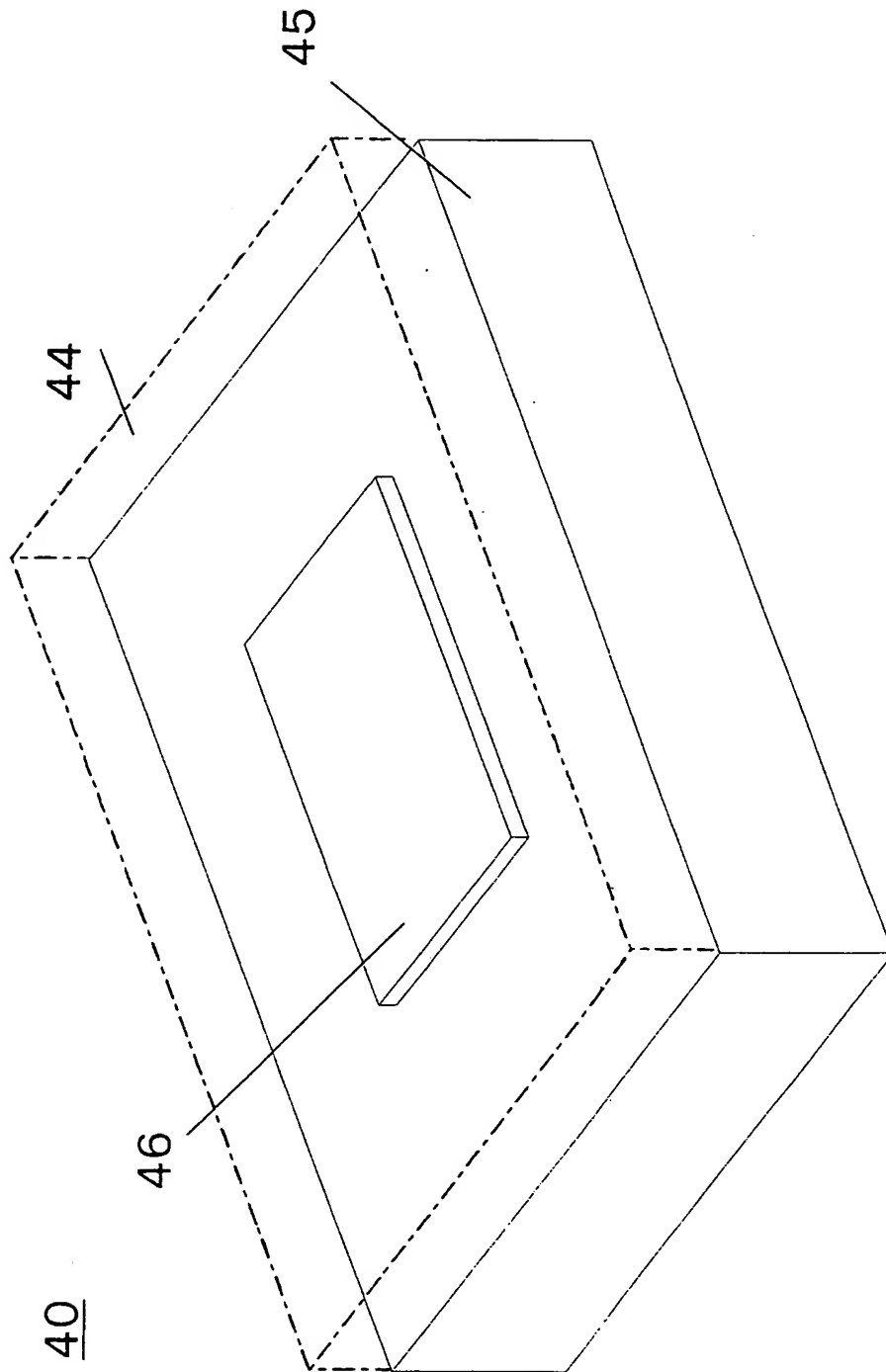
【図 12】



【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 高サージ耐圧、および F E T スイッチ回路におけるシャント F E T とグラウンド間の低インピーダンスを実現したアンテナスイッチモジュールを提供する。

【解決手段】 スイッチ回路のシャント回路が有するコンデンサ 17 は誘電体積層体 31 に設けられ、スイッチ回路の残る要素は誘電体積層体 31 の上に実装された半導体チップ 32、33 に設けられ、誘電体積層体 31 は、第 1 の誘電体シート L2 に形成された、グラウンドと接続された第 1 の電極パターン G p 1 と、第 1 の電極パターン G p 1 に対向して配置された、第 2 の誘電体シート L3 に形成された第 2 の電極パターン C p 1 ~ C p 6 との間にコンデンサ 17 を形成し、前記第 1 の誘電体シート L2 と前記第 2 の誘電体シート L3 を含む複数の誘電体シートを積層し、一体焼成して構成された、アンテナスイッチモジュール 30。

【選択図】 図 3

特願 2 0 0 3 - 0 4 9 8 0 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社